

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

S1 1 PN="2-12235
?t 1/5/1

1/5/1
DIALOG(R) File 347:JAPIO
(c) 2001 JPO & JAPIO. All rts. reserv.

03146855 **Image available**
PACKAGE CONTROLLER

PUB. NO.: 02-122355 [JP 2122355 A]
PUBLISHED: May 10, 1990 (19900510)
INVENTOR(s): TANIGAWA KIYOZUMI
APPLICANT(s): FUJITSU LTD [000522] (A Japanese Company or Corporation), JP
(Japan)
APPL. NO.: 63-276826 [JP 88276826]
FILED: November 01, 1988 (19881101)
INTL CLASS: [5] G06F-013/12
JAPIO CLASS: 45.2 (INFORMATION PROCESSING -- Memory Units)
JAPIO KEYWORD: R131 (INFORMATION PROCESSING -- Microcomputers &
Microprocessors)
JOURNAL: Section: P, Section No. 1083, Vol. 14, No. 345, Pg. 27, July
26, 1990 (19900726)

ABSTRACT

PURPOSE: To extend a package in a short time and with a simple working in a system active state by securing such a constitution where a CPU transfers a driver to a main storage from a memory and at the same time activates and controls the package via the driver when the package storing the driver is connected to a system bus.

CONSTITUTION: A memory 6 of a package 5 contains a driver 7 serving as the software including an activating instruction for the package 5 and the firmware 71 cooperating with the driver 7. When a package 5 and the memory 6 are connected to a controller 4 and a system bus 3 respectively, a CPU 1 reads the driver 7 of the memory 6 into a main storage 2 of the controller 4. On the contrary the driver 7 of the storage 2 activates a control circuit included in the package 5. The the package 5 performs the external control of a circuit, etc. Thus it is possible to add a circuit control function without stopping the system working even in the case the package 5 is extended.

307

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平2-122355

⑤ Int. Cl.⁵

G 06 F 13/12

識別記号

3 4 0 J

庁内整理番号

7737-5B

⑬ 公開 平成2年(1990)5月10日

審査請求 未請求 請求項の数 1 (全4頁)

⑭ 発明の名称 バッケージ制御装置

⑯ 特 願 昭63-276826

⑰ 出 願 昭63(1988)11月1日

⑱ 発 明 者 谷 川 清 純 神奈川県川崎市中原区上小田中1015番地 富士通株式会社
内

⑲ 出 願 人 富士通株式会社 神奈川県川崎市中原区上小田中1015番地

⑳ 代 理 人 弁理士 茂 泉 修 司

明 細 書

1. 発明の名称 バッケージ制御装置

2. 特許請求の範囲

(CPU(1)、主記憶(2)及びシステムバス(3)を含む
制御装置(4)と、

内部にドライバ(7)を格納したメモリ(6)を含み、
該システムバス(3)を介して該制御装置(4)と接続可
能なバッケージ(5)とを有し、

該バッケージ(5)を該システムバス(3)に接続した
ときに、該CPU(1)が、該ドライバ(7)を該メモリ
(6)から該主記憶(2)に転送するとともに該ドライ
バ(7)で該バッケージ(5)を能動化し制御することを
特徴としたバッケージ制御装置。

3. 発明の詳細な説明

(要 要)

回線制御や設備インタフェース機能を有するバ
ッケージの制御装置に関し、

システム活性状態のまま簡単な作業で短時間に
バッケージを増設し、システムを運用することが
出来るバッケージ制御装置を実現することを目的
とし、

CPU、主記憶及びシステムバスを含む制御装
置と、内部にドライバを格納したメモリを含み、
該システムバスを介して該制御装置と接続可能な
バッケージとを有し、該バッケージを、該システ
ムバスに接続したときに、該CPUが、該ドライ
バを該メモリから該主記憶に転送するとともに該
ドライバで該バッケージを能動化し制御するよう
に構成する。

(産業上の利用分野)

本発明は、バッケージ制御装置に関し、特に回
線制御や設備インタフェース機能を有するバッ
ケージの制御装置に関するものである。

近年の情報通信分野においては、情報量及び区
域の増大及び高速化に伴って通信ネットワークを
拡張する必要が生じているが、その場合には回線

や設備の増設が必要であり、回線制御や設備インタフェース機能を司るパッケージ（プリント板）の効率的な運用が望まれている。

〔従来の技術〕

第3図は斯かる従来のパッケージ制御装置の一例を概略的に示したもので、

制御を司るC P U 1、各種の制御命令を記憶するR A M等の主記憶2、ドライバ及び制御プログラム（図示せず）を格納したR O M 1 0及びこれらC P U 1、主記憶2及びR O M 1 0の信号伝送路となるシステムバス3で制御装置4を構成しており、回線制御や設備インタフェースを行うパッケージ11にはメモリ12及び制御回路（図示せず）が含まれており、このパッケージ11を制御装置4に装着（差し込み）することによりメモリ12及び制御回路がシステムバス3に接続されるようになっていく。

動作について説明すると、C P U 1はR O M 1 0に格納された制御プログラム及びドライバによ

ってパッケージ11の制御回路（図示せず）が能動化され、パッケージ11を制御することになる。

これによりパッケージ11は回線制御や設備インタフェースが可能な状態となる。

〔発明が解決しようとする課題〕

このような従来のパッケージ制御装置にあっては、ネットワークの拡張のため回線や設備を増設する必要が生じ、これに伴ってパッケージ11を増設する必要が生じた場合には、制御装置4側にもドライバを増設する必要があり、これを行わずにパッケージのみの増設を行うと増設したパッケージが使用可能な状態にならないだけでなくC P U 1が暴走したりするため、システム全体の電費を一旦落としてからドライバを増設しなければならず、システムの停止を余儀無くされていた。

これは特に、増設するパッケージが異種の場合には、不可欠であった。

そしてこのような作業が必要のため長い時間システムを停止しなければならないという問題点が

あった。

従って本発明はシステム活性状態のまま簡単な作業で短時間にパッケージを増設し、システムを運用することが出来るパッケージ制御装置を実現することを目的とする。

〔課題を解決するための手段〕

上記の目的を達成するために、本発明に係るパッケージ制御装置では第1図の原理図に示すように、C P U 1、主記憶2、及びシステムバス3を含む制御装置4と、内部にドライバ7を格納したメモリ6を含み、該システムバス3を介して該制御装置4と接続可能なパッケージ5とを有し、該パッケージ5を、該システムバス3に接続したときに、該C P U 1が、該ドライバ7を該メモリ6から該主記憶2に転送するとともに該ドライバ7で該パッケージ6を能動化し制御するようにしたものである。

〔作 用〕

第1図に示す本発明では、パッケージ5が制御装置4に接続されてメモリ6がシステムバス3に接続されると、C P U 1はメモリ6内のドライバ7を制御装置4内の主記憶2に読み込む。すると今度は主記憶2のドライバ7がC P U 1により逆にパッケージ5内の制御回路（図示せず）を能動化し、これにより、パッケージ5は回線等の外部の制御を行う。

従ってパッケージ5はパッケージ5を制御するドライバ7を内蔵しているので、システム運用中にパッケージ5を増設しても制御装置4の構成には変更が不要なためシステムの停止を行わずに本来の制御機能を果たすことが出来る。

〔実施例〕

第2図は本発明に係るパッケージ制御装置の実施例を示しており、この実施例では制御装置4が、制御プログラム（図示せず）とともにパッケージ用のアドレス空間を周期的に監視するパッ

ージ接続監視用ソフトウェア21を格納したROM20を含んでいる。

また、パッケージ5のメモリ6は、パッケージ5の能動化命令を内蔵したソフトウェアとしてのドライバ7及びドライバ7と協働するファームウェア71から成るメモリカード（パッケージ括り付けのROM）を含んでおり、更にCPU1の一部の制御を負担するMPU51及びMPU51とメモリ6とを接続し且つパッケージ5を制御装置4に装着した時にシステムバス3と接続されるシステムバス52を含んでいる。尚、この実施例ではパッケージ5は回路制御をおこなう。

次にこの実施例の動作を説明する。

まず最初に、パッケージ5を制御装置4に装着するとシステムバス3と52が接続されるが、このシステムバス同士の接続を、ROM20内のパッケージ接続監視ソフトウェアがパッケージ用アドレス空間を定期的にスキャンすることにより検出する。これにより、CPU1はMPU51と協働してメモリ5中のドライバ7を主記憶2に転送

させる。

この主記憶2に書き込まれたドライバ7を用いることにより、CPU1はMPU51及びファームウェア71によりパッケージ5を初期化し能動化する。これによりパッケージ5は回路制御が可能となる状態となる。

従って、パッケージ5を増設する場合でも制御装置4側のソフトウェアを変更する必要が無いため、システムを停止させることなく回路制御（又は設備インタフェース）機能を付加することができる。

尚、実施例ではパッケージ接続の検出を、パッケージアドレス空間を定期的に監視することで行っているが、パッケージ装着時にパッケージ側から割込を行うことによってCPU1に知らせることも出来る。

〔発明の効果〕

このように、本発明のパッケージ制御装置によれば、パッケージ側にパッケージを制御するドラ

イバを格納してしたので、増設するパッケージの異種／同種にかかわらず制御装置側のソフトウェアの変更が不要となり、増設時のシステム停止を回避することが可能となる。

尚、図中、同一符号は同一又は相当部分を示す。

代理人 弁理士 茂 泉 雄 司

4. 図面の簡単な説明

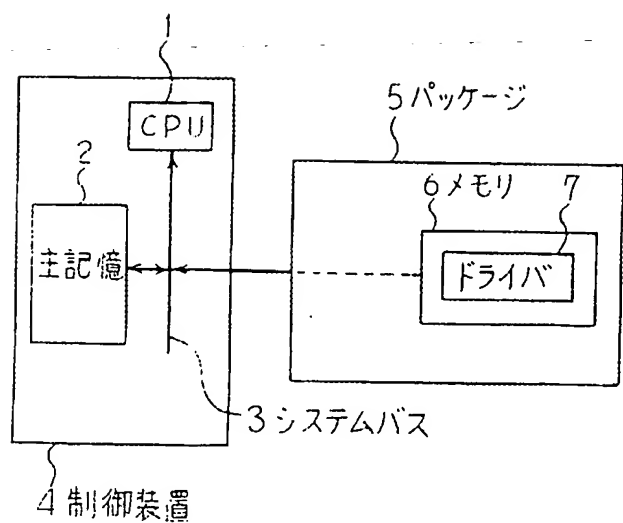
第1図は本発明に係るパッケージ制御装置を原理的に示すブロック図、

第2図は本発明に係るパッケージ制御装置の一実施例を示すブロック図、

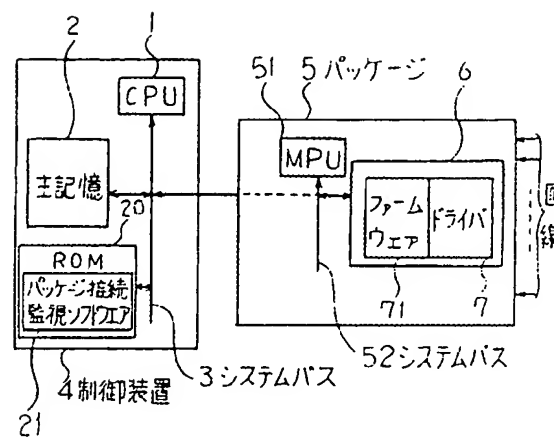
第3図は従来のパッケージ制御装置を示すブロック図、である。

第1図において、

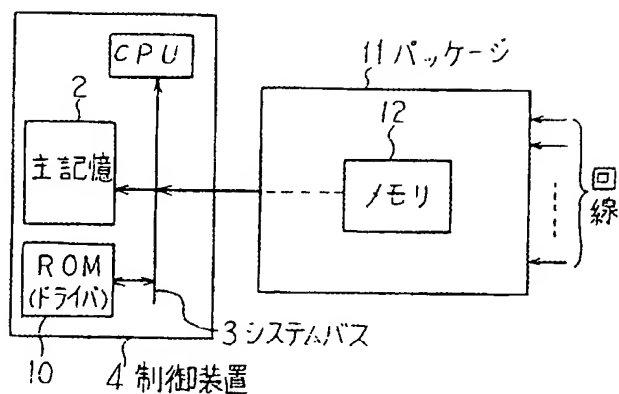
- 1…CPU、
- 2…主記憶、
- 3…システムバス、
- 4…制御装置、
- 5…パッケージ、
- 6…メモリ、
- 7…ドライバ、



本発明の原理図
第 1 図



本発明の実施例
第 2 図



従 来 例
第 3 図